

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-044429

(43)Date of publication of application : 04.03.1986

(51)Int.Cl.

H01L 21/30
G03F 9/00
H01L 21/68

(21)Application number : 59-167020

(71)Applicant : NIPPON KOGAKU KK <NIKON>

(22)Date of filing : 09.08.1984

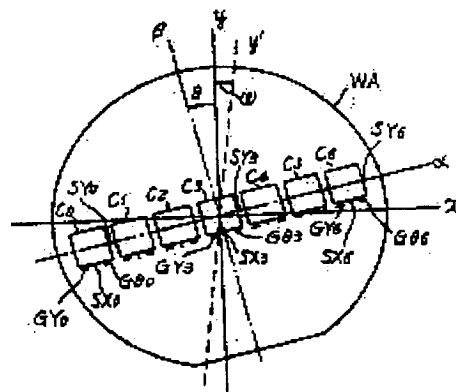
(72)Inventor : UMADATE TOSHIKAZU

(54) ALIGNMENT METHOD

(57)Abstract:

PURPOSE: To enable precise alignment with only stepping by calculating corrected arrangement coordinates based on designed arrangement coordinates and an error parameter which is determined with plural actually measured values and actual arrangement coordinates.

CONSTITUTION: A wafer WA is placed on a stage, marks GY, Gθ are detected and the wafer WA is rotated for correction. Then, the positions of the marks SXn, SYn of a specific chip Cn are detected. Then, an error parameter is determined to obtain a minimum mean deviation from an actually measured value and a designed value. Then, the arrangement map of a corrected chip due to a determined error parameter and designed arrangement coordinates is made. Then, the position of the stage is determined by a step and repeat system in accordance with the arrangement map. The above-mentioned method makes the mean error of positioning for all plural chip patterns smaller and enables precise alignment only with stepping.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-44429

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)3月4日

H 01 L 21/30

Z-6603-5F

G 03 F 9/00

7124-2H

H 01 L 21/68

7168-5F

審査請求 未請求 発明の数 1 (全13頁)

⑮ 発明の名称 位置合せ方法

⑯ 特 願 昭59-167020

⑰ 出 願 昭59(1984)8月9日

⑱ 発 明 者 馬 立 稔 和 川崎市高津区新作1-1 A-701

⑲ 出 願 人 日本光学工業株式会社 東京都千代田区丸の内3丁目2番3号

⑳ 代 理 人 弁理士 渡辺 隆男

明 細 書

1. 発明の名称

位置合せ方法

2. 特許請求の範囲

被処理基板に設計上の配列座標に沿って規則的に整列した複数のチップパターンの夫々を、所定の基準位置に対してステップアンドリビート方式で順次位置合せする方法において、該ステップアンドリビート方式の位置合せに先立つて、前記チップパターンの設計上の配列座標値に基づいて前記被処理基板を移動させ、前記複数のチップパターンのいくつかを前記基準位置に合せたときの各位置を実測する工程と；前記設計上の配列座標値と前記ステップアンドリビート方式で位置合せすべき実際の配列座標値とが所定の誤差パラメータを含んで一時的な関係にあるものとしたとき、前記複数の実測値と前記実際の配列座標値との平均的な偏差が最小になるように前記誤差パラメータを決定する工程と；該決定された誤差パラメータと前記設計上の配列座標値とに基づいて前記実際の

の配列座標値を算出し、ステップアンドリビート方式の位置合せ時に、該算出された実際の配列座標値に応じて前記被処理基板を位置決めする工程とを含むことを特徴とする位置合せ方法。

3. 発明の詳細な説明

(発明の技術分野)

本発明は半導体装置製造用のステップアンドリビート方式の露光装置、又はステップアンドリビート方式で順次検査を行なう装置に好適な位置合せ方法に関し、特に露光用の原板となるマスクやレチクルと、露光対象である半導体ウエハ等との精密な位置合せを行なう方法に関する。

(発明の背景)

近年、ICやLSI等の半導体装置は急速に微細化、高密度化が進み、これを製造する装置、特にマスクやレチクルの回路パターンを半導体ウエハに形成された回路パターンの上に重ね合わせて転写する露光装置にも増々、高精度なものが要求されてきている。マスクの回路パターンとウエハ上の回路パターンとは例えば0.1μm以内の精度で

重ね合わせることが要求され、このため現在、その種の露光装置はマスクの回路パターンをウエハ上の局所領域（例えば1チップ分）に露光したら、ウエハを一定距離だけ歩進（ステッピング）させては再びマスクの回路パターンを露光することを繰り返す、所謂ステップアンドリビート方式の装置、特に縮小投影型の露光装置（ステッパー）が主流になつている。このステップアンドリビート方式では、ウエハを2次元移動するステージに設置してマスクの回路パターンの投影像に対して位置決めするため、その投影像とウエハ上の各チップとを精密に重ね合わせることができる。また縮小投影型露光装置の場合、マスクやレチクルに設けられた位置合せ用のマークと、ウエハ上のチップに付随したマークとを投影レンズを介して直接観察又は検出して位置合せするスルーザレンズ方式のアライメント方法と、投影レンズから一定距離だけ離して設けた位置合せ用の顕微鏡を使つてウエハ全体の位置合せを行なつた後、そのウエハを投影レンズの直下に送り込むオフアクシス方式の

アライメント方法との2つの方法がある。一般にスルーザレンズ方式はウエハ上の各チップ毎に位置合せすることから、重ね合せ精度は高くなるものの1枚のウエハの露光処理時間が長くなるという問題がある。オフアクシス方式の場合は、一度ウエハ全体の位置合せが完了したら、チップの配列に従つてウエハをステッピングさせるだけなので、露光処理時間は短縮される。しかしながら、各チップ毎の位置合せを行なわないため、ウエハの伸縮、ウエハのステージ上の回転誤差、ステージ自体の移動の直交度等の影響で、必ずしも満足な重ね合せ精度が得られなかつた。

（発明の目的）

本発明はステップアンドリビート方式の位置合せにおいて、ウエハ等の被処理基板上に配列された複数のチップの全てについて、マスクのパターンの投影位置等の基準位置との位置合せをすることなく、単にステッピングだけでより精密な位置合せを可能とする方法を提供することを目的とする。

（発明の概要）

本発明は、被処理基板（ウエハやフォトマスク）に設計上の配列座標（ α, β ）に沿つて規則的に整列した複数のチップパターンの夫々を、所定の基準位置（露光装置であればマスクやレチクルのパターン投影位置、検査装置であれば検査視野や検査プローブ針等の検査位置）に対してステップアンドリビート方式で順次位置合せする方法において、チップパターンの設計上の配列座標値（ D_{xn}, D_{yn} ）に基づいて被処理基板を移動させ、複数のチップパターンのいくつかを基準位置に合せたときの各位置（ $\overline{F_{xn}}, \overline{F_{yn}}$ ）を実測する工程（ステップ103, 104, 105, 106）と、その設計上の配列座標値とステップアンドリビート方式で位置合せすべき実際の配列座標値（ F_{xn}, F_{yn} ）とが所定の誤差パラメータ（ウエハの残存回転 θ 、ステージの直交度 W 、ウエハの線形伸縮 R を含む変換行列 A と、ウエハの2次元的位置のオフセット量の行列 O ）を含んで一義的な関係（行列式 $F_n = A \cdot D_n + O$ ）にあるものとしたとき、複数の実測値（ $\overline{F_{xn}}, \overline{F_{yn}}$ ）と実際の配列座

標値（ F_{xn}, F_{yn} ）との平均的な偏差（アドレス誤差 E ）が最小になるように、誤差パラメータ（ A, O ）を決定する工程（ステップ107）と、その決定された誤差パラメータ（ A, O ）と設計上の配列座標値（ D_{xn}, D_{yn} ）とに基づいて、上記一義的な関係式から実際の配列座標値（ F_{xn}, F_{yn} ）を算出し（ステップ108）、ステップアンドリビート方式の位置合せ時に、その算出された実際の配列座標値（ F_{xn}, F_{yn} ）に応じて、被処理基板を位置決めする工程（ステップ109, 110, 112）とを含むことを技術的要点としている。

（実施例）

第1図は本発明の方法を実施するのに好適な縮小投影型露光装置の概略的な構成を示す斜視図である。投影原版となるレチクル R は、その投影中心が投影レンズ1の光軸を通るように位置決めされて、装置に装着される。投影レンズ1はレチクル R に描かれた回路パターン像を $1/5$ 、又は $1/10$ に縮小して、ウエハ WA 上に投影する。

ウエハホルダー2はウエハWAを真空吸着するとともにx方向とy方向に2次元移動するステージ3に対して微小回転可能に設けられている。駆動モータ4はステージ3上に固定され、ウエハホルダー2を回転させる。またステージ3のx方向の移動はモータ5の駆動によつて行なわれ、y方向の移動はモータ6の駆動によつて行なわれる。ステージ3の直交する2辺には、反射平面がy方向に伸びた反射ミラー7と、反射平面がx方向に伸びた反射ミラー8とが各々固設されている。レーザ光波干渉測長器(以下単にレーザ干渉計と呼ぶ)9は反射ミラー8にレーザ光を投射して、ステージ3のy方向の位置(又は移動量)を検出し、レーザ干渉計10は反射ミラー7にレーザ光を投射して、ステージ3のx方向の位置(又は移動量)を検出する。投影レンズ1の側方には、ウエハWA上の位置合せ用のマークを検出(又は観察)するために、オフアキシス方式のウエハアライメント顕微鏡(以下、WAMと呼ぶ)20, 21が設けられている。尚、WAM21は第1図では投影

レンズ1の後にあり、図示されていない。WAM20, 21はそれぞれ投影レンズ1の光軸AXと平行な光軸を有し、x方向に細長く伸びた帯状のレーザスポット光YSP, θ SPをウエハWA上に結像する。(スポット光YSPは第1図では図示せず。)これらスポット光YSP, θ SPはウエハWA上の感光剤(フォトリソグ)を感光させない波長の光であり、本実施例では微小な振幅でy方向に振動^いしてゐる。そしてWAM20, 21はマークからの散乱光や回折光を受光する光電素子と、その光電信号をスポット光の振動周期で同期整流する回路とを有し、スポット光 θ SP(YSP)のy方向の振動中心に対するマークのy方向のずれ量に応じたアライメント信号を出力する。従つてWAM20, 21は所謂スポット光振動走査型の光電顕微鏡と同等の構成のものである。

さて、本装置には投影レンズ1を介してウエハWA上のマークを検出するレーザステップアライメント(以下LSAと呼ぶ)光学系が設けられている。不図示のレーザ光源から発生して、不図

示のエキスパンダー、シリンドリカルレンズ等を通つてきたレーザ光束LBはフォトリソグを感光させない波長の光で、ビームスプリッター30に入射して2つの光束に分割される。その一方のレーザ光束はミラー31で反射され、ビームスプリッター32を通過して、結像レンズ群33で、横断面が帯状のスポット光になるように、収束された後、レチクルRと投影レンズ1との間に回路パターン^造の投影光路を遮光しないように配置された第1折り返しミラー34に入射する。第1折り返しミラー34はレーザ光束をレチクルRに向けて上方に反射する。そのレーザ光束はレチクルRの下側に設けられて、レチクルRの表面と平行な反射平面を有するミラー35に入射して、投影レンズ1の入射^造鏡の中心に向けて反射される。ミラー35からのレーザ光束は投影レンズ1によつて収束され、ウエハWA上にx方向に細長く伸びた帯状のスポット光LYSとして結像される。スポット光LYSはウエハWA上でx方向に伸びた回折格子状のマークを相対的にy方向に走査して、

そのマークの位置を検出するために使われる。スポット光LYSがマークを照射すると、マークからは回折光が生じる。それら光情報は再び投影レンズ1、ミラー35、ミラー34、結像レンズ群33、及びビームスプリッター34に戻り、ビームスプリッター34で反射されて、集光レンズと空間フィルターから成る光学素子36に入射する。この光学素子36はマークからの回折光(1次回折光や2次回折光)を透過させ、正反射光(0次光)を遮断して、その回折光をミラー37を介して光電素子38の受光面に集光する。光電素子38は集光した回折光の光量に応じた光電信号を出力する。以上、ミラー31、ビームスプリッター32、結像レンズ群33、ミラー34, 35、光学素子36、ミラー37、及び光電素子38は、ウエハWA上のマークのy方向の位置を検出するスルーレンズ方式のアライメント光学系(以下、Y-LSA系と呼ぶ)を構成する。

一方、ビームスプリッター30で分割された別のレーザ光束は、ウエハWA上のマークのx方向

の位置を検出するスルーザレンズ方式のアライメント光学系(以下、X-L S A系と呼ぶ)に入射する。X-L S A系はY-L S A系と全く同様に、ミラー41、ビームスプリッター42、結像レンズ群43、ミラー44、45、光学素子46、ミラー47、及び光電素子48から構成され、ウエハW A上にy方向に細長く伸びた帯状のスポット光L X Sを結像する。

主制御装置50は、光電素子38、48からの光電信号、W A M 20、21からのアライメント信号、及びレーザ干渉計9、10からの位置情報とを入力して、位置合せのための各種演算処理を行なうとともに、モード4、5、6を駆動するための指令を出力する。この主制御装置50はマイクロコンピュータやミニコンピュータ等の演算処理部を備えており、その演算処理部にはウエハW Aに形成された複数のチップC Pの設計位置情報(ウエハW A上のチップ配列座標値等)が記憶されている。

第2図は上記W A M 20、21とY-L S A系、

あり、主制御装置50は光軸A Xの投影点に対するスポット光 θ S P、Y S Pの位置に関する情報を記憶している。また主制御装置50は、光軸A Xの投影点に対するスポット光L Y Sのx方向の中心位置(距離X1)とスポット光L X Sのy方向の中心位置(距離Y1)に関する情報も記憶している。

次に、この装置を使つた本発明による位置合せ方法を装置の動作とともに第3図のフローチャート図を使つて説明する。尚、この位置合せはウエハW Aの第2層目以降について行なわれるものであり、ウエハW A上にはチップと位置合せ用のマークとがすでに形成されている。

まず、ウエハW Aはステップ100で不図示のブリアライメント装置を使つて、ウエハW Aの直線的な切欠き(フラット)が一定の方向に向くように粗く位置決めされる。ウエハW Aのフラットは第1図に示したように、x軸と平行になるように位置決めされる。次にステップ101でウエハW Aはステージ3のウエハホルダー2上に搬送され、

X-L S A系によるスポット光 θ S P、Y S P、L Y S、L X Sの投影レンズ1の結像面(ウエハW Aの表面と同一)における配置関係を示す平面図である。第2図において、光軸A Xを原点とする座標系x yを定めるとき、x軸とy軸はそれぞれステージ3の移動方向を表わす。第2図中、光軸A Xを中心とする円形の領域はイメージフィールドi fであり、その内側の矩形の領域はレチクルRの有効パターン領域の投影像P rである。スポット光L Y Sはイメージフィールドi f内で投影像P rの外側の位置で、かつx軸上に一致するように形成され、スポット光L X Sもイメージフィールドi f内で投影像P rの外側の位置で、y軸上に一致するように形成される。一方、2つのスポット光 θ S P、Y S Pの振動中心はx軸からy方向に距離Y₀だけ離れた離分(x軸と平行) θ 上に一致するように、かつそのx方向の間隔D xがウエハW Aの直径よりも小さくなるように定められている。本装置ではスポット光 θ S P、Y S Pはy軸に対して左右対称に配置されて

フラットがx軸と平行を保つようにウエハホルダー2上に搬送され、真空吸着される。そのウエハW Aには例えば第4図に示すように複数のチップC_nがウエハW A上の直交する配列座標 $\alpha \beta$ に沿つてマトリックス状に形成されている。配列座標 $\alpha \beta$ の α 軸はウエハW Aのフラットとほぼ平行である。第4図では複数のチップC_nのうち、代表して配列座標 $\alpha \beta$ のウエハW Aのほぼ中心を通る α 軸上に一列に並んだチップC₀、～C₅のみを表わしてある。各チップC₀、～C₅にはそれぞれ4つの位置合せ用のマークG Y、G θ 、S X、S Yが付随して設けられている。今、チップC₀、～C₅の中央のチップC₃の中心を配列座標 $\alpha \beta$ の原点としたとき、 α 軸上には α 方向に線状に伸びた回折格子状のマークS Y₀、～S Y₅が、夫々チップC₀、～C₅の右脇に設けられている。またチップC₃の中心を通る β 軸上には β 方向に線状に伸びた回折格子状のマークS X₃がチップC₃の下方に設けられ、他のチップC₀、C₁、C₂、C₄、C₅、C₆についても同様にチップの中心を通り

β 軸と平行な線分上にマーク $SX_0 \sim SX_n$ 、 $SX_n \sim SX_0$ が設けられている。これらマーク SY_n 、 SX_n はそれぞれスポット光 LYS 、 LXS によつて検出されるものである。また各チップ $C_0 \sim C_n$ の下方にはウエハ WA の全体の位置合せ（グローバルアライメント）を行なうために使われるマーク $GY_0 \sim GY_n$ 、 $G\theta_0 \sim G\theta_n$ が設けられている。これらマーク GY_n 、 $G\theta_n$ は α 軸と平行な線分上に α 方向に線状に伸びた回折格子状のパターンで形成されている。さらに α 方向に一列に並んだチップ $C_0 \sim C_n$ のうち、例えば左端のチップ C_0 のマーク GY_0 と右端のチップ C_n のマーク $G\theta_n$ との α 方向の間隔が、 $WAM20$ 、 21 によるスポット光 θSP 、 YSP の間隔 DX と一致するように定められている。すなわち本実施例では離れた 2 ヶ所のマーク GY_0 とマーク $G\theta_n$ を使つてオフアクシス方式でウエハ WA のグローバルアライメントを行なう。このためその他のマーク $GY_1 \sim GY_n$ 、マーク $G\theta_1 \sim G\theta_n$ は本来不要であり、なくてもよい。要は

6 を $WAM21$ からのアライメント信号でサーボ（フィードバック）制御したまま、マーク $G\theta_0$ が $WAM20$ のスポット光 θSP によつて検出されるようにモータ 4 を駆動してウエハホルダー 2 を回転させる。さらに主制御装置 50 はスポット光 θSP の振動中心とマーク $G\theta_0$ の y 方向の中心とが一致するように、 $WAM20$ からのアライメント信号でモータ 4 をサーボ制御する。以上の一連の動作により、スポット光 YSP とマーク GY_0 が一致し、スポット光 θSP とマーク $G\theta_0$ が一致し、ステージ 3 の移動座標系、すなわち座標系 xy に対するウエハ WA の配列座標 $\alpha\beta$ の回転ずれが補正されるとともに、座標系 xy と配列座標 $\alpha\beta$ の y 方向（ β 方向）の位置に関する対応付け（規定）が完了する。次にウエハ WA 上の中心部分に位置するチップ C_0 のマーク SX_0 が $X-LSA$ 系のスポット光 LXS によつて走査されるように、ステージ 3 を位置決めした後、 x 方向に移動させる。この際主制御装置 50 は光電素子 48 からの時系列的な光電信号とレーザ干渉計

ウエハ WA の α 軸と平行な（又は一致した）線分上に α 方向に細長く伸びた 2 つのマークが間隔 DX だけ離れて存在すればよい。

さて、主制御装置 50 はブリアライメント装置からウエハ WA を受け取る時のステージ 3 の位置情報、その位置から、マーク GY_0 、 $G\theta_0$ がそれぞれ $WAM21$ 、 20 の検出（観察）視野内に位置するまでのステージ 3 の移動方向と移動量等の情報を装置固有の定数として予め記憶している。そこで次のステップ 102 において、主制御装置 50 は、まずモータ 5、6 を駆動して、マーク GY_0 が $WAM21$ の検出視野内に位置するように、ステージ 3 を位置決めする。その後、スポット光 YSP の振動中心がマーク GY_0 の y 方向の中心と一致するように、主制御装置 50 は $WAM21$ からのアライメント信号とレーザ干渉計 9 からの位置情報とに基づいてステージ 3 を y 方向に精密に位置決めする。スポット光 YSP の振動中心とマーク GY_0 の中心とが一致したら、その状態が維持されるように主制御装置 50 はモータ

10 からの位置情報とに基づいて、マーク SX_0 がスポット光 LXS と一致したときのウエハ WA の x 方向の位置を検出して記憶する。これによつて、座標系 xy と配列座標 $\alpha\beta$ の x 方向（ α 方向）の位置に関する対応付けが完了する。尚、この x 方向の対応付けは、露光動作の直前に $X-LSA$ 系を使う場合は不要である。以上の動作により、オフアクシス方式のアライメントを主としたウエハ WA のグローバルアライメント（配列座標 $\alpha\beta$ の座標系 xy への対応付け）が終了する。そして従来の方法であればウエハ WA 上の各チップの配列設計値（配列座標 $\alpha\beta$ におけるチップの中心座標値）に基づいて、主制御装置 50 はレーザ干渉計 9、10 からの位置情報を読み取つてレチクル R の投影像 Pa がチップに重なり合うようにステージ 3 のステップアンドリピート方式による位置決め（アドレッシング）を行なつた後そのチップに対して露光（プリント）を行なう。

ところがグローバルアライメントの完了までに、アライメント検出系の精度、各スポット光の設定

精度、あるいはウエハ W A 上の各マークの光学的、形状的な状態（プロセスの影響）による位置検出精度のばらつき等によつて誤差を生じ、ウエハ W A のチップは座標系 x, y に従つて精密に位置合せ（アドレッシング）されるとは限らない。そこで本発明の実施例においてはその誤差（以下ショット・アドレス誤差と呼ぶ）を次の 4 つの要因から生じたものとする。

(1) ウエハの回転；

これは例えばウエハ W A を回転補正する際、位置合せの基準となる 2 つのスポット光 Y S P と θ S P との位置関係が正確でなかつたために生じるものであり、座標系 x, y に対する配列座標 α, β の残存回転誤差量 θ で表わされる。

(2) 座標系 x, y の直交度；

これはステージ 3 のモータ 5, 6 による送り方向が正確に直交していないことにより生じ、直交度誤差量 w で表わされる。

(3) ウエハの x (α) 方向と y (β) 方向の線形伸縮；

θ と、ステージ 3 の直交度誤差量 w を誇張して表わしてある。

この場合、直交座標系 x, y は実際には微小量 w だけ傾いた斜交座標系 x', y' になり、ウエハ W A は直交座標系 x, y に対して θ だけ回転したものになる。上記 (1)～(4) の誤差要因が加わつた場合、設計上で座標位置 (Dx_n, Dy_n) のショット（チップ）について実際に位置決めすべきショット位置 (Fx_n, Fy_n) は以下のように表わされる。ただし n は整数でショット（チップ）番号を表わす。

$$\begin{bmatrix} Fx_n \\ Fy_n \end{bmatrix} = \begin{bmatrix} Rx, 0 \\ 0, Ry \end{bmatrix} \begin{bmatrix} \cos \theta, -\sin \theta \\ \sin \theta, \cos \theta \end{bmatrix} \begin{bmatrix} 1, -\tan w \\ 0, 1 \end{bmatrix} \begin{bmatrix} Dx_n \\ Dy_n \end{bmatrix} + \begin{bmatrix} Ox \\ Oy \end{bmatrix} = \begin{bmatrix} Rx \cdot \cos \theta, -Rx(\cos \theta \tan w + \sin \theta) \\ Ry \cdot \sin \theta, Ry(-\sin \theta \tan w + \cos \theta) \end{bmatrix} \begin{bmatrix} Dx_n \\ Dy_n \end{bmatrix} + \begin{bmatrix} Ox \\ Oy \end{bmatrix} \quad \dots(1)$$

ここで w はもともと微小量であり、 θ もグローバルアライメントにより微小量に追い込まれているから、一次近似を行なうと式 (1) は式 (2) で表わされる。

これはウエハ W A の加工プロセスによつて、ウエハ W A が全体的に伸縮することである。このためチップの設計上の配列座標値に対して実際のチップ位置が α, β 方向に微小量だけずれることになり、特にウエハ W A の周辺部で顕著になる。このウエハ全体の伸縮量は α (x) 方向と β (y) 方向とについてそれぞれ Rx, Ry で表わされる。ただし Rx はウエハ W A 上の x 方向 (α 方向) の 2 点間の距離の実測値と設計値の比、 Ry はウエハ W A 上の y 方向 (β 方向) の 2 点間の距離の実測値と設計値の比で表わすものとする。従つて Rx, Ry がともに 1 のときは伸縮なしである。

(4) x (α) 方向、 y (β) 方向のオフセット；

これは、アライメント系の検出精度ウエハホルダー 2 の位置決め精度等、により、ウエハ W A が全体的に x 方向と y 方向に微小量だけずれることにより生じ、オフセット量 Ox, Oy で表わされる。

さて、第 4 図にはウエハ W A の残存回転誤差量

$$\begin{bmatrix} Fx_n \\ Fy_n \end{bmatrix} = \begin{bmatrix} Rx, -Rx(w+\theta) \\ Ry \cdot \theta, Ry \end{bmatrix} \begin{bmatrix} Dx_n \\ Dy_n \end{bmatrix} + \begin{bmatrix} Ox \\ Oy \end{bmatrix} \quad \dots(2)$$

この式 (2) より、各ショット位置における設計値からの位置ずれ (ex_n, ey_n) は式 (3) で表わされる。

$$\begin{bmatrix} ex_n \\ ey_n \end{bmatrix} = \begin{bmatrix} Fx_n \\ Fy_n \end{bmatrix} - \begin{bmatrix} Dx_n \\ Dy_n \end{bmatrix} = \begin{bmatrix} Rx-1, -Rx(w+\theta) \\ Ry \cdot \theta, Ry-1 \end{bmatrix} \begin{bmatrix} Dx_n \\ Dy_n \end{bmatrix} + \begin{bmatrix} Ox \\ Oy \end{bmatrix} \quad \dots(3)$$

さて、式 (2) を行列の演算式に書き直すと、以下のようになる。

$$Fn = A \cdot Dn + O \quad \dots(4)$$

ただし、

$$Fn = \begin{pmatrix} Fx_n \\ Fy_n \end{pmatrix} \quad \dots(5)$$

$$A = \begin{pmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{pmatrix} = \begin{pmatrix} Rx, -Rx(w+\theta) \\ Ry \cdot \theta, Ry \end{pmatrix} \quad \dots(6)$$

$$Dn = \begin{pmatrix} Dx_n \\ Dy_n \end{pmatrix} \quad \dots(7)$$

$$O = \begin{pmatrix} O_x \\ O_y \end{pmatrix} \quad \dots(8)$$

そこで実際のショット(チップ)位置がマークの検出により測定され、その実測値が $\overline{F_n}$ として検出されたとき、位置決めすべきショット位置 F_n との位置ずれ、すなわちアドレス誤差 $E_n (= \overline{F_n} - F_n)$ を最小にするように誤差パラメータ A (変換行列)、 O (オフセット)を決定する。そこで評価関数として最小二乗誤差をとるものとすると、アドレス誤差 E は式(9)で表わされる。

$$\begin{aligned} E &= \sum_{n=1}^m (E_{xn})^2 + \sum_{n=1}^m (E_{yn})^2 \\ &= \sum_{n=1}^m (\overline{F_{xn}} - F_{xn})^2 + \sum_{n=1}^m (\overline{F_{yn}} - F_{yn})^2 \end{aligned} \quad \dots(9)$$

そこで、アドレス誤差 E を最小にするように誤差パラメータ A 、 O を決定する。

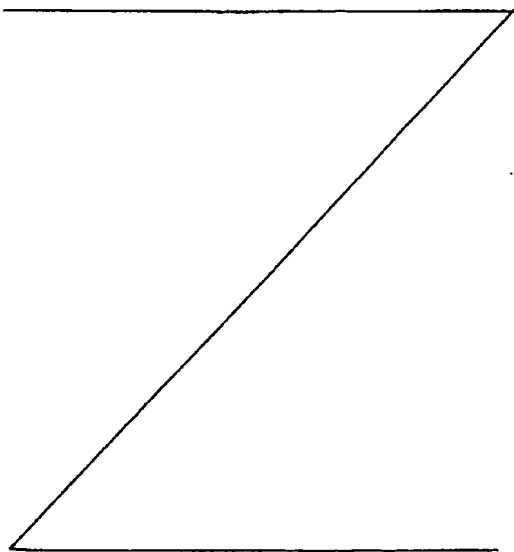
ただし式(9)で m はウエハ WA の複数のチップのうち実測したチップ(ショット)の数を表わす。

さて誤差パラメータ A 、 O を求める際に、最小二

となり、誤差 E_n の y 方向の成分 E_{yn} は同様に、

$$E_{yn} = \overline{F_{yn}} - F_{yn} = \overline{F_{yn}} - a_{21} D_{xn} - a_{22} D_{yn} - O_y \quad \dots(10)$$

となる。そこで式(9)の誤差 E を最小にするように誤差パラメータ A を決定すると、要素 a_{11} 、 a_{12} 、 a_{21} 、 a_{22} は以下のようになる。



特開昭61-44429(7)
乗法を用いるものとする。このままでは演算量が多いため、誤差パラメータ $O(O_x, O_y)$ は別に前もって決めておくものとする。オフセット量 (O_x, O_y) はウエハ WA のグローバルなオフセット値であるので、ウエハ WA 上の実測したチップ位置 $\overline{F_n}$ の数 m で設計値 (D_{xn}, D_{yn}) に対するアドレス誤差を平均化した値にするとよい。

$$O_x = \frac{\sum_{n=1}^m (\overline{F_{xn}} - D_{xn})}{m} \quad \dots(10)$$

$$O_y = \frac{\sum_{n=1}^m (\overline{F_{yn}} - D_{yn})}{m} \quad \dots(11)$$

ところで位置決めすべきショット位置 F_n と実測値 $\overline{F_n}$ との誤差 E_n のうち、 x 方向の成分 E_{xn} は、式(4)~(8)から、

$$E_{xn} = \overline{F_{xn}} - F_{xn} = \overline{F_{xn}} - a_{11} D_{xn} - a_{12} D_{yn} - O_x \quad \dots(12)$$

$$\begin{aligned} a_{11} &= \frac{\sum_{n=1}^m D_{xn} \cdot D_{yn} \sum_{n=1}^m D_{yn} \cdot (O_x - \overline{F_{xn}}) - \sum_{n=1}^m D_{yn}^2 \sum_{n=1}^m D_{xn} (O_x - \overline{F_{xn}})}{\sum_{n=1}^m D_{xn}^2 \sum_{n=1}^m D_{yn}^2 - (\sum_{n=1}^m D_{xn} \cdot D_{yn})^2} \quad \dots(13) \\ a_{12} &= \frac{\sum_{n=1}^m D_{xn} \cdot D_{yn} \sum_{n=1}^m D_{xn} \cdot (O_x - \overline{F_{xn}}) - \sum_{n=1}^m D_{xn}^2 \sum_{n=1}^m D_{yn} (O_x - \overline{F_{xn}})}{\sum_{n=1}^m D_{xn}^2 \sum_{n=1}^m D_{yn}^2 - (\sum_{n=1}^m D_{xn} \cdot D_{yn})^2} \quad \dots(14) \\ a_{21} &= \frac{\sum_{n=1}^m D_{xn} \cdot D_{yn} \sum_{n=1}^m D_{yn} (O_y - \overline{F_{yn}}) - \sum_{n=1}^m D_{yn}^2 \sum_{n=1}^m D_{xn} (O_y - \overline{F_{yn}})}{\sum_{n=1}^m D_{xn}^2 \sum_{n=1}^m D_{yn}^2 - (\sum_{n=1}^m D_{xn} \cdot D_{yn})^2} \quad \dots(15) \end{aligned}$$

要素 a_{11} , a_{12} , a_{21} , a_{22} が求まれば、式(6)より線形伸縮量 R_x , R_y 、残存回転誤差量 θ 、直交度誤差量 w はただちに求められる。

$$R_x = a_{11} \quad \dots 00$$

$$R_y = a_{22} \quad \dots 01$$

$$\theta = a_{21}/R_y = a_{21}/a_{22} \quad \dots 02$$

$$w = -(a_{21}/R_y) - (a_{12}/R_x) = -(a_{21}/a_{22}) - (a_{12}/a_{11}) \quad \dots 03$$

従つて調整パラメータ A , O を決定するためには、グローバルアライメント終了後ウエハ WA 上のいくつか(4つ以上)のチップについて、 $X-LSA$ 系、 $Y-LSA$ 系を用いてマーク SX_n , SY_n の位置を実測して実測値 ($\overline{F_{x_n}}$, $\overline{F_{y_n}}$) を求めるとともに、実測したチップの設計値 (Dx_n , Dy_n) を使つて、式00, 01, 04~07の演算を行なえばよい。

そこで、第3図のフローチャート図に戻つて動作の説明を続ける。主制御装置50はグローバルアライメントが終了した後、ウエハ WA の複数のチップの位置を計測する。まずステップ103で

$$a_{22} = \frac{\sum_{n=1}^m Dx_n Dy_n \sum_{n=1}^m Dx_n (Oy - \overline{F_{y_n}}) - \sum_{n=1}^m Dx_n^2 \sum_{n=1}^m Dy_n (Oy - \overline{F_{y_n}})}{\sum_{n=1}^m Dx_n^2 \sum_{n=1}^m Dy_n^2 - \left(\sum_{n=1}^m Dx_n \cdot Dy_n \right)^2} \quad \dots 07$$

主制御装置50は $X-LSA$ 系のスポット光 LXS が第4図中の左端のチップ C_0 に付随したマーク SX_0 と平行に並ぶように、配列設計値に基づいてステージ3を位置決めした後、マーク SX_0 がスポット光 LXS を横切るようにステージ3を x 方向に一定量だけ移動(走査)する。この移動の間、主制御装置50は光電素子48の時系列的な光電信号の波形をレーザ干渉計10からの x 方向の位置情報に対応付けて記憶し、波形状態からマーク SX_0 とスポット光 LXS とが x 方向に関して一致した時点の位置 x_0 を検出する。

次に主制御装置50はステップ104で $Y-LSA$ 系のスポット光 LYS がチップ C_0 に付随したマーク SY_0 と平行に並ぶように配列設計値に基づいてステージ3を位置決めする。その後、マーク SY_0 がスポット光 LYS を横切るようにステージ3を y 方向に一定量だけ移動する。このとき主制御装置50は光電素子38の時系列的な光電信号の波形をレーザ干渉計9からの y 方向の位置情報と対応付けて記憶し、波形状態からマーク

SY_0 とスポット光 LYS とが y 方向に関して一致した時点の位置 y_0 を検出する。そして主制御装置50はステップ105で m 個のチップについて同様の位置検出を行なつたか否かを判断して、否のときはステップ106に進み、ウエハ WA 上の別のチップまで配列設計値に基づいてステージ3を移動させ、ステップ103から再び同様の位置検出動作を繰り返す。本実施例では例えば第5図に示すように配列座標 α, β の各軸上に沿つてウエハ WA の中心からほぼ等距離に位置する4つのチップ C_0, C_1, C_7, C_8 と中央のチップ C_3 の計5つのチップの各々について、ステップ103, 104の位置検出が行なわれるものとする。従つてステップ105で $m=5$ と判断された時点で主制御装置50には、5つの実測値 ($\overline{F_{x_n}}$, $\overline{F_{y_n}}$) が記憶されることになる。すなわち、

$$(\overline{F_{x_1}}, \overline{F_{y_1}}) = (x_0, y_0) \dots \text{チップ } C_0$$

$$(\overline{F_{x_2}}, \overline{F_{y_2}}) = (x_3, y_3) \dots \text{チップ } C_3$$

$$(\overline{F_{x_3}}, \overline{F_{y_3}}) = (x_6, y_6) \dots \text{チップ } C_6$$

$$(\overline{F_{x_4}}, \overline{F_{y_4}}) = (x_7, y_7) \dots \text{チップ } C_7$$

$(\overline{Fx_3}, \overline{Fy_3}) = (x_3, y_3) \cdots$ チップC₃
 の5つの実測値が順次検出される。尚、この5つの実測値を検出するとき、あるチップの実測値がそのチップの設計値(Dx_n, Dy_n)に比べて大きく異なっていた場合、例えばグローバルアライメントによつて決まる位置決め精度の2倍以上、異なっていた場合には、そのチップでの実測値を無視し、例えばそのチップの隣りのチップについてマーク位置の実測を行なうようにしてもよい。これは実測しようとしたチップのマークが加工プロセスによつてたまたま変形した場合、そのマークにゴミが付着していた場合、そのマークの光学像のコントラスト(回折光の発生強度)が弱く、光電信号のS/N比が低い場合等に生じる位置計測の精度劣化を補うためである。尚、位置計測の精度劣化を補う方法としては、あらかじめ6つ以上のチップ、例えば第5図中で配列座標αβの4つの象限の各々に位置するチップを加えて、計9つのチップについて位置計測を行ない、その9つの実測値の中から各チップの設計値(Dx_n,

Dy_n)に最も近い順に5つの実測値を選び出す方法、又は、単に設計値(Dx_n, Dy_n)と大きく異なる実測値($\overline{Fx_n}$, $\overline{Fy_n}$)を以降の演算処理で使わないようにする方法等がある。

次に主制御装置50はステップ107において先の式(4)、(5)、及び式(6)～(7)に基づいて誤差パラメータA、Oを決定する。この決定にあつて、主制御装置50は上記5つの実測値を検出した各チップの5つの設計値を予め選出しており、その設計値(Dx_n, Dy_n)を以下のように記憶しているものとする。

$$(Dx_1, Dy_1) = (x_0', y_0') \cdots \text{チップC}_0$$

$$(Dx_2, Dy_2) = (x_3', y_3') \cdots \text{チップC}_3$$

$$(Dx_3, Dy_3) = (x_6', y_6') \cdots \text{チップC}_6$$

$$(Dx_4, Dy_4) = (x_7', y_7') \cdots \text{チップC}_7$$

$$(Dx_5, Dy_5) = (x_8', y_8') \cdots \text{チップC}_8$$

また実際の誤差パラメータA、Oの決定に先立つて、5つのチップの各位置計測(所謂、ステップアライメント)が終る毎に、例えば第3図のステップ106でステージ3を移動している間に、式

(4)、(5)、(6)～(7)の一部の演算を同時に実行していくことができる。すなわち、式(4)、(5)、(6)～(7)の中で各チップ毎のデータ(実測値、設計値)の代数和を表わす演算要素については、1つのチップの実測(ステップアライメント)が終了する毎に順次加算する。その演算要素は以下の通りである。

$$\sum_{n=1}^m Dx_n, \quad \sum_{n=1}^m Dy_n, \quad \sum_{n=1}^m \overline{Fx_n}, \quad \sum_{n=1}^m \overline{Fy_n},$$

$$\sum_{n=1}^m Dx_n^2, \quad \sum_{n=1}^m Dy_n^2, \quad \sum_{n=1}^m Dx_n \cdot Dy_n,$$

$$\sum_{n=1}^m Dx_n \cdot \overline{Fx_n}, \quad \sum_{n=1}^m Dx_n \cdot \overline{Fy_n},$$

$$\sum_{n=1}^m Dy_n \cdot \overline{Fx_n}, \quad \sum_{n=1}^m Dy_n \cdot \overline{Fy_n} \quad (\text{ただし本}$$

実施例ではm=5)

さらにこれら演算要素のうち、ウエハWA上の実測すべきチップが予め決まってい、変更がない場合は、設計値(Dx_n, Dy_n)のみを含む演算要素について第3図中のステップ103、104、105、106の実行前に算出しておくこともで

きる。このように実測値の計測動作と並行して、一部の演算を行なつていけば、総合的なアライメント時間はそれほど長くない。そして、5つの実測値が得られた段階で主制御装置50は上記演算要素の結果を使つて、式(4)、(5)でオフセット量(O_x, O_y)を算出した後、そのオフセット値と上記演算要素の結果を使つてさらに式(6)～(7)で配列の要素a₁₁, a₁₂, a₂₁, a₂₂を算出する。以上の演算動作により、誤差パラメータA、Oが決定されるので、主制御装置50は次のステップ108で先の式(4)を使つて、ウエハWAの各チップについて位置決めすべき位置、すなわち誤差パラメータによつて補正されたショットアドレス(Fx_n, Fy_n)を算出し、記憶手段(半導体メモリ)上に、設計値(Dx_n, Dy_n)に対して補正されたチップの配列マップ(ショットアドレス表)を作成する。この配列マップは例えばチップC₀に対しては位置(Fx₀, Fy₀)、チップC₁に対しては位置(Fx₁, Fy₁)、…という具合に、チップの番号に対応して、各位

置データを記憶している。

次に主制御装置50は第3図のステップ109において、記憶された配列マップに従ってステップアンドリビート方式でステージ3を位置決め（アドレッシング）する。これによつてウエハW A上のチップとレタクルRの投影像P rとが正確に重なり合い、次のステップ110でそのチップに投影像P rを露光（プリント）する。そしてステップ111でウエハW A上の全チップの露光が完了していないときは、再びステップ109から同様にステップアンドリビート動作を繰り返す。このステップ111でウエハW A上の全チップの露光が終了したと判断されたら、次のステップ112でウエハW Aのアノードを行ない、一枚のウエハの露光処理が全て完了する。

以上、本発明の実施例からも明らかなように、ウエハW A上でステップアライメントするチップの数が多ければ、計測精度は向上するが、それだけ計測時間が増大する。そのため計測時間の短縮化と計測精度の向上との兼ね合いから、ステップア

ライメントするチップは第5図に示したような配置の5つに選ぶことが望ましい。しかしながら、重ね合せ露光する回路パターンの最小線幅がそれほど細くなく（例えば2〜5 μ m）、あまり計測精度を上げる必要がない場合等には、ウエハW A上の互いに離れた3つのチップ（例えばC₀、C₃、C₇）についてステップアライメント（チップの位置計測）を行なえば十分であり、計測時間はより短縮される。

また、ステップアライメントの際、各チップのx方向とy方向の位置をともに検出するのではなく、ステップアライメントする複数のチップに付随したマークS X_nの夫々を、X-L S A系のスポット光L X Sで一括に相対走査（ステージスキャン）して、各チップのx方向の位置のみを検出した後、各チップのマークS Y_nの夫々をY-L S A系のスポット光L Y Sで一括に相対走査して各チップのy方向の位置を検出するようにしてもよい。このようにすると、チップの配列上の同一列又は同一行に実測すべきチップが複数個存在するときは、

個々のチップ毎にx方向とy方向の位置検出をともに行なうよりも高速な位置計測が期待できる。

また主制御装置50は不図示のキーボード装置から、ウエハW A上のどのチップについてステップアライメントするかを任意に選択するようなデータを入力するにすれば、ウエハW Aの処理条件により変化する表面状態（特にマーク形状）に対して、よりフレキシブルに対応でき、位置計測の精度向上が期待できる。また、式(10)、(11)を使つたオフセット量（O x、O y）の決定にあつては、例えばウエハW Aの中心から指定範囲内にあるチップの位置計測結果だけを用いるようにしてもよい。その指定範囲としては例えばウエハW Aの直径の半分の直径を有する円内に定めたり、その範囲の大きさをウエハW Aにチップやマークを形成したときの露光装置（縮小投影型、等倍プロジェクトション、プロキシミティ等のステッパー）の精度特性に応じて任意に可変したりするとよい。

また本実施例では、ウエハW Aの全チップについて式(4)を適用して、ステップアンドリビート方

式のアドレッシングを行なうようにしたが、ウエハW Aの表面をいくつかの領域（ブロック）に分割し、個々のブロック毎に最適なアライメントを行なう、所謂ブロックアライメントにおいても全く同様に式(4)を適用することができる。例えば第5図において、配列座標 α 、 β の各象現内に位置する4つのチップと、図示の5つのチップC₀、C₃、C₆、C₇、C₈との計9つのチップについてステップアライメントを行なつて、各チップの位置の実測値を検出した後、配列座標 α 、 β の各象現毎に式(10)、(11)、(14)〜(17)を使つて誤差パラメータA、Oを決定し、さらに式(4)を使つて、位置（F x n、F y n）を算出するようにする。例えば配列座標 α 、 β の第1象現のブロックについては、第1象現内の1つのチップと、チップC₃、C₆、C₇との4つのチップの実測値を使つて式(4)を決定し、第2象現内のブロックについては第2象現内の1つのチップとチップC₀、C₃、C₇との4つのチップの実測値を使つて式(4)を決定する。そして実際の露光のときは、各ブロック毎に決定された

式(4)からのショット位置(F_{xn} , F_{yn})に基づいて、ウエハWA上のチップを投影像Prと位置合せする。このようにすると、ウエハ上での非線形要素による位置検出、位置合せの不良が低減するとともに、従来のブロックアライメントとは異なり、平均化要素を残したままブロック化できるので、各ブロック内での重ね合せ精度がどのチップでもほぼ平均しているという利点がある。そればかりでなく、ステッパ以外の露光装置、特にミラー投影露光装置との混用の際にも大きな利点を得ることができる。一般にミラー投影露光装置で焼かれたウエハのチップ配列は、湾曲していることが多い。そこでステッパにより、そのウエハに重ね合せ露光を行なう場合(混用; ミックス・アンド・マッチ)、上記のようなブロックアライメントを行えば、各ブロック内ではチップ配列の湾曲が無視できる程、小さくなるため、ウエハ全面に渡って極めて重ね合せ精度の高い焼き付けが可能となる。

以上、本発明の実施例に好適な露光装置におい

クルRの原点からの x , y 方向への移動量を検出することによつて、そのチップの位置の実測値(F_{xn} , F_{yn})を算出することができる。

また本実施例ではオフセット量(O_x , O_y)を別に単独に求めるようにして、演算処理の簡素化を計つたが、式(9)のアドレス誤差 E を最小にするような誤差パラメータ A , O を、厳密な演算処理によつて算出してよいことは言うまでもない。

(発明の効果)

以上本発明による方法によれば、ウエハ等の被処理基板上の複数のチップパターンの全てに対して、位置合せの誤差が平均的に小さくなり、1枚の被露光基板から取れる良品チップの数が多くなり、半導体素子の生産性を向上させることができる。また、被露光基板上のいくつかのチップについて、その位置を実測(ステップアライメント)しているので、すなわち同形状のマークを使つた位置計測が複数回繰り返されるので、検出系の機械的、電気的なランダム誤差が低減される利点もある。また位置検出用のアライメントセンサー

では、レーザのスポット光をウエハWA上のマークに照射して、マーク(チップ)の位置を検出したが、スポット光をウエハWA上で単振動させたり、等速直線走査させたりするアライメント系、又はレチクルR上のマークとウエハWA上のマークとを、レチクルRの上方に配置した顕微鏡対物レンズを介して観察(検出)して位置合せを行なう、所謂ダイ・バイ・ダイアライメント光学系を使つた露光装置でも全く同様に実施できる。この場合、ダイ・バイ・ダイアライメント時にレチクルRを位置合せのために x , y 方向に微動させないものとすれば、レチクルR上のマークの投影像が、本実施例のスポット光LXS, LYSに相当することになる。またレチクルRを微動させる方式のものでは、まずレチクルRを原点位置に正確に合せて設定する。そして複数のチップのステップアライメント(実測)の際、配列設計値に従つてステージをステッピングさせた後、レチクルRのマークと実測すべきチップのマークとが所定の位置関係になるようにレチクルRを微動し、レチ

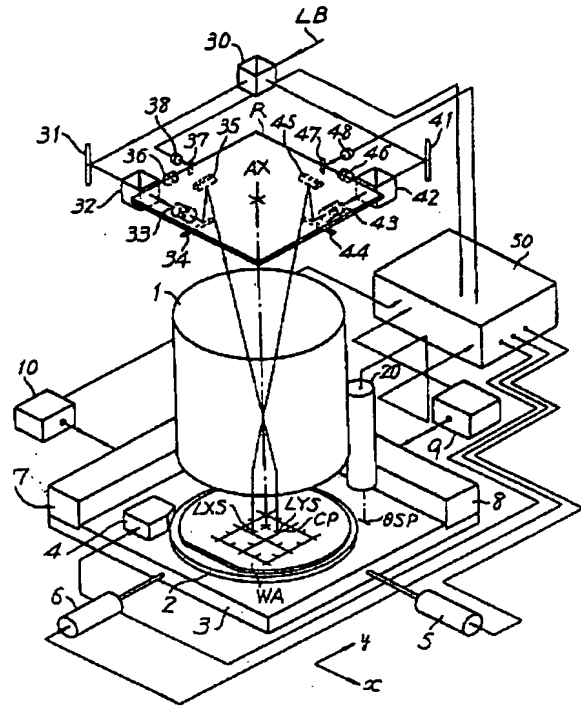
(顕微鏡)の感度のバラつきを統計的な処理で押えることになり、総合的なアライメント精度が向上する。

さらに、実施例によれば誤差パラメータの決定にあつて最小二乗法を使つていたので、いくつかのチップに対するステップアライメントの精度のバラツキも抑えることが可能である。尚、本発明は縮小投影型の露光装置に限らず、ステップアンドリビート方式の露光装置、例えば等倍の投影型ステッパやプロキシミティタイプのステッパ(X線露光装置)等にも広く応用できるものである。また露光装置以外でも半導体ウエハや複数のチップパターンを有するフォトマスク等を検査する装置(欠陥検査、ブローバ等)で、各チップ毎にステップアンドリビート方式で検査視野やブローブ針等の基準位置に対して位置合せするものにおいても、同様に本発明を実施することができる。

4. 図面の簡単な説明

第1図は本発明の実施例に好適な縮小投影型露光装置の概略的な構成を示す斜視図、第2図は第

第1図



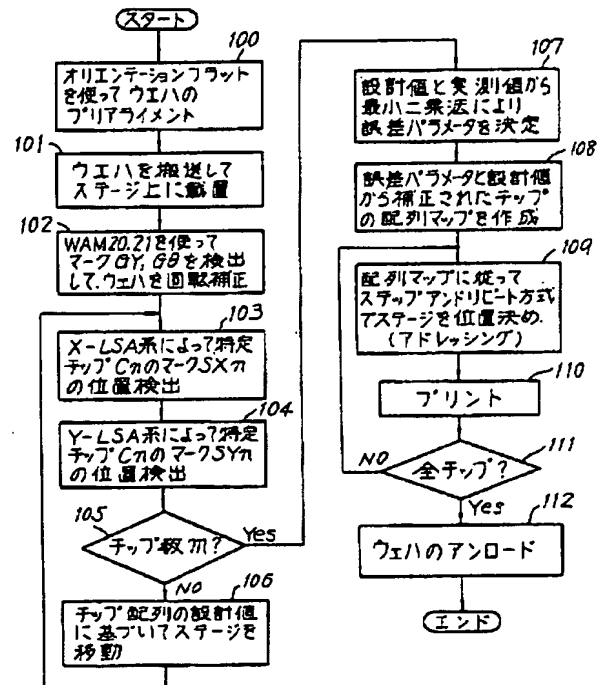
1図の装置におけるアライメント系の各検出中心の位置関係を示す平面図、第3図は本発明の位置合せ方法を使った全体的な動作手順を表わすフローチャート図、第4図は第1図の装置を使って、位置合せ、及び露光するのに好適なウエハの平面図、第5図はステップアライメントするチップの位置を示すウエハの平面図である。

〔主要部分の符号の説明〕

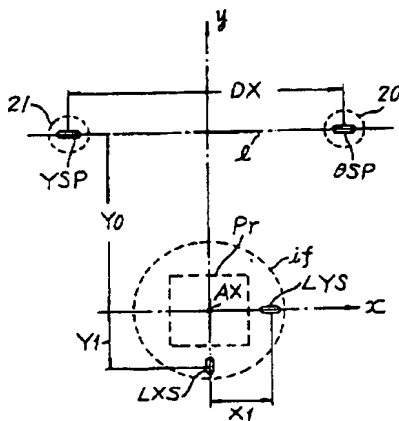
WA…ウエハ、CP、Cn…チップ、
αβ…配列座標、103、104…ステップアライメントに必要な露光工程、107…
誤差パラメータを決定する工程、108、109、
110、111…補正された実際のチップ配列座標に於てステップアンドリポート方式で位置決めする工程。

出願人 日本光学工業株式会社
代理人 渡辺 隆 男

第3図



第2図



特許法第17条の2の規定による補正の掲載

昭和 59 年特許願第 167020 号(特開昭
61- 44429 号, 昭和 61 年 3 月 4 日
発行 公開特許公報 61- 445 号掲載)につ
いては特許法第17条の2の規定による補正があっ
たので下記のとおり掲載する。 7 (2)

Int. Cl. 1	識別 記号	庁内整理番号
H01L 21/30		Z-7352-4M
G03F 9/00		7707-2H
H01L 21/68		8624-4M

7. 補正内容

- (1) 「発明の名称」の欄の記載を「位置合せ方法、及び位置合せ装置」に訂正する。
- (2) 「特許請求の範囲」の欄の記載を別紙の通りに補正する。
- (3) 明細書、第2頁の10行目の「方法に関し、」を「方法、及び装置に関し、」に訂正する。
- (4) 同上、同頁の12行目の「行なう方法に」を「行なう方法、及び装置」に訂正する。
- (5) 同上、第5頁の1行目の「本発明は、」を「本発明の第1発明は、」に訂正する。
- (6) 同上、第6頁の3行目の「決定する工程」を「決定する第1演算工程」に訂正する。
- (7) 同上、同頁の7行目の「算出し(ステップ108)、」を「算出する第2演算工程(ステップ108)と、」に訂正する。
- (8) 同上、第6頁の12行目と13行目の間に以下の記載を追加する。
「さらに本題の第2発明、第3発明は、上記第1発明の方法を使って、露光等の加工が行なわれ

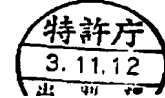
平成 4. 2. 18 発行

手 続 補 正 書

平成 3 年 / / 月 / / 日

特 許 庁 長 官 殿

1. 事件の表示
昭和 59 年 特許願 第 167020 号
2. 発明の名称
位置合せ方法
3. 補正をする者
事件との関係 特許出願人
住所 東京都千代田区丸の内3丁目2番3号
名称 (411) 株式会社ニコン
代表者 取締役社長 ショウ コウ シ 次 郎
4. 代理人
住所 〒140 東京都品川区西大井1丁目6番3号
株式会社ニコン 大井製作所内
氏名 (7818) 弁理士 渡 辺 隆 男
電話 (3773) 1111 (代)
5. 補正により増加する発明の数 3
6. 補正の対象
明細書



る被加工基板、又は検査が行なわれる被検査基板を位置合わせする装置に関するものである。

すなわち、複数の被加工領域又は被検査領域(Cn)が2次元に規則的に形成された基板(WA)を、前記被加工領域の配列座標(α 、 β)が予め定められた直交座標系(x、y)に対してほぼ平行になるように保持し、前記直交座標系内で2次元移動させるステージ(3)と、該ステージの座標位置を計測する位置計測手段(9、10)と、前記直交座標系内の所定位置に加工中心点、又は検査中心点(AX)を有し、前記ステージ上の基板の領域(Cn)を加工する加工手段又は領域(Cn)を検査する検査手段(R、1)と、前記複数の領域の夫々の内部に設定された特定点の1つが前記加工中心点又は検査中心点に対して所定の位置関係に導かれるように前記ステージの移動を制御する制御手段(5、6、50)とを備えた位置合せ装置に関するものである。そして第2発明、第3発明ではさらに、

(a) 複数の領域(Cn)の設計上の配列座標(

平成 4. 2. 18 発行

α 、 β)に基づいて、複数の領域(C_n)の各特定点を加工中心点又は検査中心点(AX)へ導くようなステージ(3)の設計上の座標値(D_n)を記憶する記憶手段と;

(b) 複数の領域(C_n)のうち互いに異なる m (ただし、 $m < n$)個の領域の各特定点の座標位置を位置計測手段(9、10)の計測値に基づいて実測することによって、 m 個の領域の各特定点を加工中心点又は検査中心点(AX)と一致させるためのステージ(3)の座標値($\overline{F_n}$)を特定する実測手段(30~38、41~48、50、103、104)と;

(c) 複数の領域(C_n)の各特定点を加工中心点又は検査中心点(AX)に一致させるためのステージ(3)の移動座標値(F_n)を、設計座標値(D_n)に基づいて算出するために、所定の誤差パラメータ A 、 O を用いて、

$$F_n = A \cdot D_n + O$$

の演算を行う第1演算手段(108)と;

(d) m 個の領域の各実測座標値($\overline{F_n}$)と、該

(x 、 y)とはほぼ平行になるように保持し、その直交座標系内で2次元移動させるステージ(3)と、該ステージの座標位置を計測する位置計測手段(9、10)と、直交座標系内の所定位置に露光中心点を有し、該露光中心点と感應基板上のショット領域の中心点とが一致したとき、該ショット領域に重なり合うパターン領域(Pr)を露光する露光手段(R 、1)と、直交座標系内の露光中心点と一義的な位置に検出中心点を有し、感應基板上のマークを検出するマーク検出手段(30~38、41~48)と、該マーク検出手段によって感應基板上の任意のマークが検出されるようにステージを移動させるとともに、感應基板上の任意のショット領域の中心点が露光中心点に一致するようにステージを移動させるための制御手段(5、6、50)とを備えた位置合せ装置に関するものである。そして本願の第4発明ではさらに、

(a) 複数のショット領域の各中心点を露光中心点と一致させるようなステージの設計上の座標値(D_n)を記憶する記憶手段;

m 個の領域の夫々に対応した各設計座標値(D_n)とに基づいて、各実測座標値($\overline{F_n}$)と移動座標値(F_n)との偏差を m 個以下の実測した領域の夫々で最も小さくするような誤差パラメータ A 、 O の値を算出する第2演算手段(107)とを設けるようにし、制御手段(5、6、50)は、算出された誤差パラメータ A 、 O の値を用いて第1演算手段(108)で決定される移動座標値(F_n)にステージ(3)を順次移動させるようにした。

また本願の第4発明は、感光基板上の各ショット領域にレチクル等のパターン領域を重ね合わせて露光するときの位置合わせ装置に関するものである。

すなわち、所定の配列座標(α 、 β)に従って2次元に配列される複数のショット領域(C_n)と、該複数のショット領域の夫々に付随して、各ショット領域の中心点と一定の位置関係で配置されるマーク(SX_n 、 SY_n)とが形成された感應基板(WA)を、配列座標が所定の直交座標系

(b) マーク検出手段と位置計測手段とを用いて、感應基板上の m (ただし $m < n$)個のショット領域の夫々に付随したマークが検出中心点と一致するような前記ステージの座標値を検出することによって、 m 個のショット領域の各中心点を露光中心点と一致させるための前記ステージの実測座標値($\overline{F_n}$)を特定するショット座標実測手段(50、103、104)と;

(c) 複数のショット領域の夫々を露光手段のパターン領域で順次露光するときのステージの移動座標値(F_n)を、設計座標値(D_n)から所定の係数(A 、 O)を伴って一義的に表される関係式に基づいて算出する第1演算手段(108)と;

(d) m 個のショット領域の各実測座標値($\overline{F_n}$)と、該 m 個のショット領域の夫々に対応した移動座標値(F_n)との各偏差がいずれも最小となるように、実測座標値($\overline{F_n}$)とそれに対応した前記設計座標値(D_n)とに基づいて第1演算手段の係数の値を算出する第2演算手段(107)と

を設けるようにした。」

(9) 同上、第41頁の10行目の「以上本発明」から第42頁の3行目の「上する。」まで記載を以下の通りに訂正する。

「以上本発明によれば、ウェハ等の基板上に形成された複数のチップパターン（ショット領域）の全てに対して位置合せ誤差が平均的に小さくなり、1枚の基板から得られる良品チップの数が多くなるといった効果が得られる。また基板上の複数の領域の夫々を、加工中心点、検査中心点、あるいは露光中心点に対して順次位置合せする際は実測したいくつかの領域の座標位置からの推定値に基づいてステージを移動させるだけなので、基板上の各領域毎に座標位置を実測しては位置合せを行なうという方法よりもスループットが高くなるといった特徴がある。さらに実測したいくつかの領域の座標位置を演算して、一義的な関係式（ $P_n = A \cdot D_n + O$ ）の係数（A、O）を決定しているが、実測のときに順次ステージで移動させるときに発生する機械的、又は電気的なランダム

2. 特許請求の範囲

(1) 被処理基板に設計上の配列座標に沿って規則的に整列した複数のチップパターンの夫々を、所定の基準位置に対してステップアンドリビート方式で順次位置合せする方法において、該ステップアンドリビート方式の位置合せに先立って、前記チップパターンの設計上の配列座標値に基づいて前記被処理基板を移動させ、前記複数のチップパターンのいくつかを前記基準位置に合せたときの各位置を実測する実測工程と；前記設計上の配列座標値と前記ステップアンドリビート方式で位置合せすべき実際の配列座標とが所定の誤差パラメータを含んで一義的な関係になるものとしたとき、前記複数の実測値と前記実際の配列座標値との平均的な偏差が最小になるように前記誤差パラメータを決定する第1演算工程と；該決定された誤差パラメータと前記設計上の配列座標値とに基づいて前記実際の配列座標値を算出する第2演算工程と；ステップアンドリビート方式の位置合せ

平成 4. 2. 18 発行

な誤差が演算によって平均化されることになり、係数（A、O）はそのようなランダムな成分の影響を受けにくいといった利点もある。」

のときに、該第2演算工程で算出された実際の配列座標値に応じて前記被処理基板を位置決めする工程とを含むことを特徴とする位置合せ方法。

(2) 前記被処理基板を複数のブロック領域に分けたとき、着目する1つのブロック領域内に存在するいくつかのチップパターンに対して前記実測工程、第1演算工程、及び第2演算工程を行い、ステップアンドリビート方式で前記着目するブロック領域内の各チップパターンを位置合せするときは、該着目する領域内に関して前記第2演算工程で算出された実際の配列座標値に応じて前記位置決め工程を行うことを特徴とする特許請求の範囲第1項に記載の方法。

(3) 複数の被加工領域（ C_n ）が2次元に規則的に形成された基板（WA）を、前記被加工領域の配列座標（ α 、 β ）が予め定められた直交座標系（ x 、 y ）に対してほぼ平行になるように保持し、前記直交座標系内で2次元移動させるステージ（3）と、該ステージの座標位置を計測する位置計測手段（9、10）と、前記直交座標系内の

平成 4. 2. 18 発行

所定位置に加工中心点 (AX) を有し、前記ステージ上の基板の被加工領域を加工する加工手段 (R、1) と、前記複数の被加工領域の夫々の内部に設定された特定点の 1 つが前記加工中心点に対して所定の位置関係に導かれるように前記ステージの移動を制御する制御手段 (5、6、50) とを備えた位置合せ装置において、

(a) 前記複数の被加工領域 (Cn) の設計上の配列座標 (α 、 β) に基づいて、前記複数の被加工領域 (Cn) の各特定点を前記加工中心点 (AX) へ導くような前記ステージ (3) の設計上の座標値 (Dn) を記憶する記憶手段と；

(b) 前記複数の被加工領域 (Cn) のうち互いに異なる m (ただし、 $m < n$) 個の被加工領域の各特定点の座標位置を前記位置計測手段 (9、10) の計測値に基づいて実測することによって、前記 m 個の被加工領域の各特定点を前記加工中心点 (AX) と一致させるための前記ステージ (3) の座標値 ($\overline{F_n}$) を特定する実測手段 (30～38、41～48、50、103、104) と；

の各特定点の座標値 ($\overline{F_n}$) を実測することの特徴とする特許請求の範囲第 1 項に記載の装置。

(5) 前記第 2 演算手段は、前記実測された m 個の被加工領域の各特定点の実測座標値 ($\overline{F_n}$) がほぼ正常に得られたか否かを判定する手段と、正常に得られなかった実測座標値を前記誤差パラメータ A、O の値の演算から除外する手段とを含むことを特徴とする特許請求の範囲第 1 項又は第 2 項に記載の装置。

(6) 前記実測手段は、前記実測座標値 ($\overline{F_n}$) が正常に得られなかったと判定されたとき、該正常でない実測座標値を検出した被加工領域の近傍に位置する別の被加工領域について前記実測座標値を検出することを特徴とする特許請求の範囲第 3 項に記載の装置。

(7) 前記加工手段は、前記基板上の 1 つの被加工領域に重ね合わせすべきパターン領域 (Pr) を備えたレチクル (R) を含み、前記ステージと共同して該レチクル (R) のパターン領域を前記基板の複数の被加工領域の夫々にステップアンド

(c) 前記複数の被加工領域 (Cn) の各特定点を前記加工中心点 (AX) に一致させるための前記ステージ (3) の移動座標値 ($\overline{F_n}$) を、前記設計座標値 (Dn) に基づいて算出するために、所定の誤差パラメータ A、O を用いて、

$$\overline{F_n} = A \cdot D_n + O$$

の演算を行う第 1 演算手段 (108) と；

(d) 前記 m 個の被加工領域の各実測座標値 ($\overline{F_n}$) と、該 m 個の被加工領域の夫々に対応した各設計座標値 (Dn) とに基づいて、前記各実測座標値 ($\overline{F_n}$) と前記移動座標値 ($\overline{F_n}$) との偏差を前記 m 個以下の実測した被加工領域の夫々で最も小さくするような前記誤差パラメータ A、O の値を算出する第 2 演算手段 (107) とを備え、

前記制御手段は、算出した誤差パラメータ A、O の値を用いて前記第 1 演算手段 (108) で決定される移動座標値 ($\overline{F_n}$) にステージ (3) を順次移動させることを特徴とする位置合せ装置。

(4) 前記実測手段は、前記複数の被加工領域 (Cn) のうち、n 個未満で 3 個以上の被加工領域

リビート方式で露光することの特徴とする特許請求の範囲第 1 項から第 4 項のいずれか 1 項に記載の装置。

(8) 前記第 1 演算手段は、前記移動座標値 ($\overline{F_n}$) と設計座標値 (Dn) とを、それぞれ前記直交座標系 (x、y) の各座標軸方向の値に分けて $\overline{F_n} = (\overline{F_{xn}}, \overline{F_{yn}})$ 、 $D_n = (D_{xn}, D_{yn})$ とし、前記誤差パラメータ A、O をベクトルとしたとき、

$$\begin{bmatrix} \overline{F_{xn}} \\ \overline{F_{yn}} \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{bmatrix} \begin{bmatrix} D_{xn} \\ D_{yn} \end{bmatrix} + \begin{bmatrix} O_x \\ O_y \end{bmatrix}$$

の演算を行うとともに、

前記第 2 演算手段は、前記誤差パラメータのうち少なくとも 4 つの要素 a_{11} 、 a_{12} 、 a_{21} 、 a_{22} を最小二乗法によって算出することを特徴とする特許請求の範囲第 1 項、又は第 5 項に記載の装置。

(9) 複数の領域 (Cn) が 2 次元に規則的に形成された基板 (WA) を、前記領域の配列座標 (α 、 β) が予め定められた直交座標系 (x、y) に対してほぼ平行になるように保持し、前記直交

平成 4. 2. 18 発行

座標系内で2次元移動させるステージ(3)と、該ステージの座標位置を計測する位置計測手段(9、10)と、前記直交座標系内の所定位置に検査中心点(A X)を有し、前記ステージ上の基板の領域を検査する検査手段(R、1)と、前記複数の領域の夫々の内部に設定された特定点の1つが前記検査中心点に対して所定の位置関係に導かれるように前記ステージの移動を制御する制御手段(5、6、50)とを備えた位置合せ装置において、

(a) 前記複数の領域(C n)の設計上の配列座標(α 、 β)に基づいて、前記複数の領域(C n)の各特定点を前記検査中心点(A X)へ導くような前記ステージ(3)の設計上の座標値(D n)を記憶する記憶手段と；

(b) 前記複数の領域(C n)のうち互いに異なるm(ただし、 $m < n$)個の領域の各特定点の座標位置を前記位置計測手段(9、10)の計測値に基づいて実測することによって、前記m個の領域の各特定点を前記検査中心点(A X)と一致さ

せるための前記ステージ(3)の座標値($\overline{F n}$)を特定する実測手段(30～38、41～48、50、103、104)と；

(c) 前記複数の領域(C n)の各特定点を前記検査中心点(A X)に一致させるための前記ステージ(3)の移動座標値(F n)を、前記設計座標値(D n)に基づいて算出するために、所定の誤差パラメータA、Oを用いて、

$$F n = A \cdot D n + O$$

の演算を行う第1演算手段(108)と；

(d) 前記m個の領域の各実測座標値($\overline{F n}$)と、該m個の領域の夫々に対応した各設計座標値(D n)とに基づいて、前記各実測座標値($\overline{F n}$)と前記移動座標値(F n)との偏差を前記m個以下の実測した領域の夫々で最も小さくするような前記誤差パラメータA、Oの値を算出する第2演算手段(107)とを備え、

前記制御手段は、算出された誤差パラメータA、Oの値を用いて前記第1演算手段(108)で決定される移動座標値(F n)にステージ(3)を

順次移動させることを特徴とする位置合せ装置。

00 所定の配列座標(α 、 β)に従って2次元に配列される複数のショット領域(C n)と、該複数のショット領域の夫々に付随して、各ショット領域の中心点と一定の位置関係で配置されるマーク(S X n、S Y n)とが形成された感光基板(W A)を、前記配列座標が所定の直交座標系(x、y)とほぼ平行になるように保持し、前記直交座標系内で2次元移動させるステージ(3)と、該ステージの座標位置を計測する位置計測手段(9、10)と、前記直交座標系内の所定位置に露光中心点を有し、該露光中心点と前記感光基板上のショット領域の中心点とが一致したとき、該ショット領域に重なり合うパターン領域(P r)を露光する露光手段(R、1)と、前記直交座標系内の前記露光中心点と一義的な位置に検出中心点を有し、前記感光基板上のマークを検出するマーク検出手段(30～38、41、48)と、該マーク検出手段によって前記感光基板上の任意のマークが検出されるように前記ステージを移動させると

ともに、前記感光基板上の任意のショット領域の中心点が前記露光中心点に一致するように前記ステージを移動させるための制御手段(5、6、50)とを備えた位置合せ装置において、

(a) 前記複数のショット領域の各中心点を前記露光中心点と一致させるような前記ステージの設計上の座標値(D n)を記憶する記憶手段と；

(b) 前記マーク検出手段と前記位置計測手段とを用いて、前記感光基板上のm(ただし $m < n$)個のショット領域の夫々に付随した前記マークが前記検出中心点と一致するような前記ステージの座標値を検出することによって、前記m個のショット領域の各中心点を前記露光中心点と一致させるための前記ステージの実測座標値($\overline{F n}$)を特定するショット座標実測手段(50、103、104)と；

(c) 前記複数のショット領域の夫々を前記露光手段のパターン領域で順次露光するときの前記ステージの移動座標値(F n)を、前記設計座標値(D n)から所定の係数(A、O)を伴って一義

平成 4. 2. 18 発行

的に表される関係式に基づいて算出する第1演算手段(108)と:

(d) 前記 m 個のショット領域の各実測座標値 ($\overline{F_n}$) と、該 m 個のショット領域の夫々に対応した前記移動座標値 (F_n) との各偏差がいずれも最小となるように、前記実測座標値 ($\overline{F_n}$) とそれに対応した前記設計座標値 (D_n) とに基づいて前記第1演算手段の係数の値を算出する第2演算手段(107)とを備えたことを特徴とする位置合せ装置。

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.